

DERWENT-ACC-NO: 2000-652100
DERWENT-WEEK: 200063
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Ball grid array for integrated circuit mounting, has copper laminate, which is thinner than another copper laminate, with stick surface that is less rough than other copper laminate stick surface

PATENT-ASSIGNEE: SUMITOMO KINZOKU CERAMICS KK[SUMIN]

PRIORITY-DATA: 1999JP-0068016 (March 15, 1999)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 2000269372	September 29, 2000	N/A	009	H01L 023/12
A				

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP2000269372A	N/A	1999JP-0068016	March 15, 1999

INT-CL (IPC): H01L023/12

ABSTRACTED-PUB-NO: JP2000269372A

BASIC-ABSTRACT: NOVELTY - A copper laminate (4), which forms a wiring pattern

(7), is formed thinner than another copper laminate (5) which forms a ball pad (8). The stick surface (4a) of a copper laminate is less rough than the other stick surface (5a) of another copper laminate.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for the ball grid array manufacturing method.

USE - For integrated circuit mounting.

ADVANTAGE - Improves ball pad and resin board adhesion.

DESCRIPTION OF DRAWING(S) - The figure shows the cross section view of the ball grid array package manufacturing process.

Copper laminate 4

Stick surface 4a

Another copper laminate 5

Other stick surface 5a

Wiring pattern 7

Ball pad 8

CHOSEN-DRAWING: Dwg.1/10

TITLE-TERMS:

BALL GRID ARRAY INTEGRATE CIRCUIT MOUNT COPPER LAMINATE

THINNER COPPER LAMINATE

STICK SURFACE LESS ROUGH COPPER LAMINATE STICK SURFACE

DERWENT-CLASS: U11

EPI-CODES: U11-D01A; U11-D03B1;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2000-483779

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-269372

(P2000-269372A)

(43) 公開日 平成12年9月29日 (2000.9.29)

(51) Int.Cl.⁷

H01L 23/12

識別記号

F I

H01L 23/12

テマコード* (参考)

L

N

審査請求 未請求 請求項の数 6 O L (全 9 頁)

(21) 出願番号

特願平11-68016

(22) 出願日

平成11年3月15日 (1999.3.15)

(71) 出願人 391039896

株式会社住友金属エレクトロデバイス
山口県美祿市大嶺町東分字岩倉2701番1

(72) 発明者 高道 博

山口県美祿市大嶺町東分字岩倉2701番1
株式会社住友金属エレクトロデバイス内

(72) 発明者 葛西 毅

山口県美祿市大嶺町東分字岩倉2701番1
株式会社住友金属エレクトロデバイス内

(74) 代理人 100096080

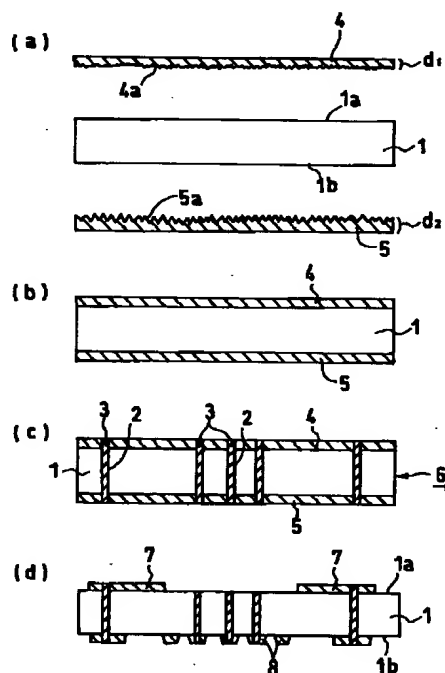
弁理士 井内 龍二

(54) 【発明の名称】 BGAパッケージ及びその製造方法

(57) 【要約】

【課題】 チップ部品搭載面における配線パターンの高密度化、及びマザーボード接合面におけるボールパッドと樹脂基板との密着性の向上を同時に図ることのできるBGAパッケージを提供すること。

【解決手段】 配線パターン7を形成するための銅箔4の厚さを、ボールパッド8を形成するための銅箔5の厚さよりも薄いものにし、銅箔4のアリアレジ1との貼着面4aの表面粗さを、銅箔5のアリアレジ1との貼着面5aの表面粗さよりも小さいものにする。



【特許請求の範囲】

【請求項1】 樹脂基板のチップ部品搭載面に配線パターンを有し、該配線パターンの配置面と反対側のマザーボード接合面に、ボールパッドを有するBGAパッケージにおいて、

前記配線パターンを形成するための第1の導体層の厚さが、前記ボールパッドを形成するための第2の導体層の厚さよりも薄いもの、及び／又は前記第1の導体層における前記樹脂基板との貼着面の表面粗さが、前記第2の導体層における前記樹脂基板との貼着面の表面粗さよりも小さいものであることを特徴とするBGAパッケージ。

【請求項2】 前記第1の導体層の厚さが、5～18 μ mの範囲内にあることを特徴とする請求項1記載のBGAパッケージ。

【請求項3】 前記第1の導体層における前記樹脂基板との貼着面の表面粗さ(R_z)が、2.5～5.0 μ mの範囲内にあることを特徴とする請求項1又は請求項2記載のBGAパッケージ。

【請求項4】 前記第2の導体層の厚さが、12～35 μ mの範囲内にあることを特徴とする請求項1～3のいずれかの項に記載のBGAパッケージ。

【請求項5】 前記第2の導体層における前記樹脂基板との貼着面の表面粗さ(R_z)が、5.0～10.0 μ mの範囲内にあることを特徴とする請求項1～4のいずれかの項に記載のBGAパッケージ。

【請求項6】 樹脂基板のチップ部品搭載面に配線パターンを形成するための第1の銅箔を貼着する工程と、前記配線パターンの配置面と反対側のマザーボード接合面に、ボールパッドを形成するための第2の銅箔を貼着する工程とを含むBGAパッケージの製造方法において、これら工程前に、前記第1の銅箔の厚さが、前記第2の銅箔の厚さよりも薄くなるように、及び／又は前記第1の銅箔における前記樹脂基板との貼着面の表面粗さが、前記第2の銅箔における前記樹脂基板との貼着面の表面粗さよりも細くなるように、前記第1の銅箔及び／又は前記第2の銅箔に厚さ調整加工及び／又は表面処理加工を施す工程を含んでいることを特徴とするBGAパッケージの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はBGAパッケージに関し、より詳細には主にICチップ搭載用のパッケージとして用いられ、樹脂基板のチップ部品搭載面に配線パターンを有し、該配線パターンの配置面と反対側のマザーボード接合面に、ボールパッドを有するタイプのBGAパッケージ及びその製造方法に関する。

【0002】

【従来の技術】半導体装置における高密度化、高速化の要請を受けて多端化が可能なBGA(Ball Grid Arra

y)が最近では注目を集めている。BGAはマイクロプロセッサやASIC等のように多端化が要求されているICの実装に最適である。

【0003】最近までは、BGAのなかでも信頼性の点からセラミック製BGAが注目を浴びていたが、低コスト化の点からプラスチックパッケージにその重点が移行してきている。

【0004】プラスチック製BGAには、両面に銅箔を貼ってパターン形成された導体層を備えたBT(Bismaleimide Triazine)樹脂やポリイミド樹脂等からなる1層または多層の高耐熱性樹脂からなる樹脂基板が用いられており、該樹脂基板に放熱性を高めるためのヒートスラグが接合されたキャビティダウンタイプや、あるいは前記ヒートスラグが接合されておらず、外部接続端子の配置面と反対側の面にチップ部品が搭載される構成のキャビティアップタイプ等がある。

【0005】該キャビティアップタイプのBGAの一例を図10(a)に示す。樹脂基板22のICチップ21搭載面(チップ部品搭載面30)には配線パターン23が形成され、配線パターン23の配置面と反対側のマザーボード接合面31にはボールパッド24が多数形成され、これらボールパッド24と配線パターン23とは配線用のスルーホール26を介して接続され、またICチップ21の下面は放熱用のスルーホール27を介してボールパッド24に接続され、これらボールパッド24上にはハンダボール25が溶着されている。配線パターン23はボンディング用パッド23a、ボンディングワイヤ28を介してICチップ21上に形成されたパッド(図示せず)に接続されている。そしてICチップ21、ボンディングワイヤ28、配線パターン23の大部分を含む部分はモールド樹脂29により被覆されている。

【0006】また、図10(a)に示したBGAの配線パターン23やボールパッド24は、図10(b)に示すように樹脂基板22の両主面に貼着された厚さが同じであり、樹脂基板22との貼着面の表面粗さが同じである銅箔33、34にエッチング処理等を施すことによって形成される。

【0007】

【発明が解決しようとする課題】近年、電子機器の高性能化や小型化が急速に進展しており、それに伴ってICチップも高集積化し、チップ部品搭載面30における配線パターン23の高密度化の要請が高まってきている。

【0008】配線パターン23の高密度化は、配線パターン23を形成するための導体層である銅箔33の厚さや、銅箔33の樹脂基板22との貼着面の表面粗さに大きく関連しており、前記厚さを薄くするに従って、また前記表面粗さを小さくするに従って、配線パターン23の高密度化を図ることができる。

【0009】一方、ボールパッド24を有するマザーボ

ード接合面31側では、ボールパッド24を形成するための導体層である銅箔34と樹脂基板22との密着性が重視されるので、チップ部品搭載面30側とは逆に、銅箔34の厚さは厚く、また銅箔34の樹脂基板22との貼着面の表面粗さは大きい方がよい。このように、チップ部品搭載面30側とマザーボード接合面31側における銅箔の厚さや表面粗さの要求は相反している。

【0010】ところが、従来においては、図10(b)に示したように、チップ部品搭載面30側及びマザーボード接合面31側それぞれに貼着される銅箔33、34の厚さは同じであり、樹脂基板22との貼着面の表面粗さも同じであるため、チップ部品搭載面30における配線パターン23の高密度化、及びマザーボード接合面31におけるボールパッド24と樹脂基板22との高密着性を同時に達成することが難しかった。

【0011】本発明は上記課題に鑑みなされたものであって、チップ部品搭載面における配線パターンの高密度化、及びマザーボード接合面におけるボールパッドと樹脂基板との密着性の向上を同時に図ることのできるBGAパッケージを提供することを目的としている。

【0012】

【課題を解決するための手段及びその効果】上記目的を達成するために本発明に係るBGAパッケージ(1)は、樹脂基板のチップ部品搭載面に配線パターンを有し、該配線パターンの配置面と反対側のマザーボード接合面に、ボールパッドを有するBGAパッケージにおいて、前記配線パターンを形成するための第1の導体層の厚さが、前記ボールパッドを形成するための第2の導体層の厚さよりも薄いもの、及び／又は前記第1の導体層における前記樹脂基板との貼着面の表面粗さが、前記第2の導体層における前記樹脂基板との貼着面の表面粗さよりも小さいものであることを特徴としている。

【0013】上記BGAパッケージ(1)によれば、前記第1の導体層の厚さと前記第2の導体層の厚さ、及び／又は前記第1の導体層の表面粗さと前記第2の導体層の表面粗さが、前記チップ部品搭載面側、前記マザーボード接合面側それぞれに適したものになっており、前記配線パターンの高密度化、及び前記ボールパッドと前記樹脂基板との密着性の向上を同時に図ることができる。

【0014】また、本発明に係るBGAパッケージ(2)は、上記BGAパッケージ(1)において、前記第1の導体層の厚さが、5～18 μ mの範囲内にあることを特徴としている。

【0015】上記BGAパッケージ(2)によれば、前記配線パターンを形成するための前記第1の導体層の厚さが、5～18 μ mの範囲内にあり、より一層の前記配線パターンの高密度化を図るのに適した厚さとなっている。

【0016】また、本発明に係るBGAパッケージ

(3)は、上記BGAパッケージ(1)又は(2)にお

いて、前記第1の導体層における前記樹脂基板との貼着面の表面粗さ(R_z)が、2.5～5.0 μ mの範囲内にあることを特徴としている。

【0017】上記BGAパッケージ(3)によれば、前記配線パターンを形成するための前記第1の導体層の前記表面粗さ(R_z)が、2.5～5.0 μ mの範囲内にあり、より一層の前記配線パターンの高密度化を図ることができる。

【0018】また、本発明に係るBGAパッケージ(4)は、上記BGAパッケージ(1)～(3)のいずれかにおいて、前記第2の導体層の厚さが、12～35 μ mの範囲内にあることを特徴としている。

【0019】上記BGAパッケージ(4)によれば、前記ボールパッドを形成するための前記第2の導体層の厚さが、12～35 μ mの範囲内にあり、より一層前記第2の導体層と前記樹脂基板との密着性の向上を図るのに適した厚さとなっている。

【0020】また、本発明に係るBGAパッケージ(5)は、上記BGAパッケージ(1)～(4)のいずれかにおいて、前記第2の導体層における前記樹脂基板との貼着面の表面粗さ(R_z)が、5.0～10.0 μ mの範囲内にあることを特徴としている。

【0021】上記BGAパッケージ(5)によれば、前記ボールパッドを形成するための前記第2の導体層の前記表面粗さ(R_z)が、5.0～10.0 μ mの範囲内にあり、より一層の前記樹脂基板との密着性の向上を図ることができる。

【0022】また、本発明に係るBGAパッケージの製造方法(1)は、樹脂基板のチップ部品搭載面に配線パターンを形成するための第1の銅箔を貼着する工程と、前記配線パターンの配置面と反対側のマザーボード接合面に、ボールパッドを形成するための第2の銅箔を貼着する工程とを含むBGAパッケージの製造方法において、これら工程前に、前記第1の銅箔の厚さが、前記第2の銅箔の厚さよりも薄くなるように、及び／又は前記第1の銅箔における前記樹脂基板との貼着面の表面粗さが、前記第2の銅箔における前記樹脂基板との貼着面の表面粗さよりも細くなるように、前記第1の銅箔及び／又は前記第2の銅箔に厚さ調整加工及び／又は表面処理加工を施す工程を含んでいることを特徴としている。

【0023】上記BGAパッケージの製造方法(1)によれば、前記第1の導体層の厚さと前記第2の導体層の厚さ、及び／又は前記第1の導体層の表面粗さと前記第2の導体層の表面粗さを、前記チップ部品搭載面側、前記マザーボード接合面側それぞれに適したものに設定することができ、前記配線パターンの高密度化、及び前記ボールパッドと前記樹脂基板との密着性の向上を同時に図ることのできるBGAパッケージを作製することができる。

【0024】

【発明の実施の形態】以下、本発明に係るBGAパッケージ及びその製造方法を図面に基いて説明する。

【0025】図1は、実施の形態(1)に係るBGAパッケージの製造工程の一部を示す模式的断面図であり、図中1はBTレジンからなるアブリレグを示しており、アブリレグ1はガラス布等の基材に樹脂を含浸させ、半硬化させたシート状材料である。

【0026】まず、アブリレグ1の両主面それぞれに銅箔4、5を積層し、真空プレスすることによって、ベース基板6を作製する(図1(a)(b))。次に、ベース基板6にスルーホール2を形成する。一般にはドリルが使用されるが、材料によってはレーザービームで加工することも可能である。スルーホール2形成後、導電性樹脂3で穴埋めする(図1(c))。その後、銅箔4、5をエッチングすることにより、チップ部品搭載面1a側には配線パターン7を形成し、マザーボード接合面1b側にはボールパッド8を形成する(図1(d))。

【0027】このとき、チップ部品搭載面1aに積層される銅箔4としては、その厚さ d_1 が、マザーボード接合面1bに積層される銅箔5の厚さ d_2 よりも薄いもの、及び/又は貼着面4aの表面粗さが、銅箔5の貼着面5aの表面粗さよりも小さいものを使用する。

【0028】また、銅箔4としては、その厚さ d_1 が3~18 μm の範囲内にあり、貼着面4aの表面粗さが2.5~7.0 μm の範囲内にいることが望ましく、より好ましくは、厚さ d_1 が5~18 μm の範囲内にあり、貼着面4aの表面粗さが2.5~5.0 μm の範囲内にいることである。

【0029】また、銅箔5としては、その厚さ d_2 が10~35 μm の範囲内にあり、貼着面5aの表面粗さが5.0~12.0 μm の範囲内にいることが望ましく、より好ましくは、厚さ d_2 が12~35 μm の範囲内にあり、貼着面5aの表面粗さが5.0~10.0 μm の範囲内にいることである。

【0030】上記実施の形態(1)に係るBGAパッケージによれば、銅箔4の厚さ d_1 と銅箔5の厚さ d_2 、及び/又は銅箔4の貼着面4aの表面粗さと銅箔5の貼着面5aの表面粗さが、チップ部品搭載面1a側、マザーボード接合面1b側それぞれに適したものになっており、配線パターン7の高密度化、及びボールパッド8とアブリレグ1との密着性の向上を同時に図ることができる。

【0031】なお、上記実施の形態(1)ではアブリレグ1の両主面に銅箔4、5が貼着された2層構造を例にとって説明したが、別の実施の形態ではアブリレグを2枚、3枚積層させて3層構造、4層構造とすることももちろん可能である。

【0032】図2は、実施の形態(2)に係るBGAパッケージの製造工程の一部を示す模式的断面図であり、図中9は材料を銅とする導体回路層10が形成された樹

脂製のコア材を示している。コア材9の両主面それぞれにアブリレグ11、12を介して、銅箔13、14を積層し、真空プレスすることによってベース基板15を作製している。

【0033】ベース基板15作製後、図1に示したのと同様に、銅箔13、14をエッチングすることにより、チップ部品搭載面11a側には配線パターン16を形成し、マザーボード接合面12a側にはボールパッド17を形成する。

【0034】このとき、チップ部品搭載面11aに積層される銅箔13としては、その厚さ d_3 が、マザーボード接合面12aに積層される銅箔14の厚さ d_4 よりも薄いもの、及び/又は貼着面13aの表面粗さが、銅箔14の貼着面14aの表面粗さよりも細かいものを使用する。

【0035】また、厚さ d_3 、貼着面13aの表面粗さ、厚さ d_4 、及び貼着面14aの表面粗さの望ましい範囲は、上記実施の形態(1)で示した範囲と同じである。

【0036】チップ部品搭載面1a側、マザーボード接合面1b側それぞれに応じた銅箔13、14の作製方法について説明する。

【0037】厚さ d_3 が薄く、貼着面13aの表面粗さが細かい銅箔13は、電解銅めっきによって、粒状の結晶構造になるように析出させた原箔に対し、細かい粒子を球付けすることによって作製される。従って、球付けの大きさの表面粗さしかない。

【0038】図3は、上記作製方法によって作製された銅箔の表面を光学顕微鏡で観察した顕微鏡写真であり、極微細な粗化粒子が均一に形成されており、表面粗さ R_z は2.5 μm である。なお、図3(a)は1600倍であり、図3(b)は3200倍である。また、図4は銅箔の表面構造を示す模式的断面図である。

【0039】厚さ d_4 が厚く、貼着面14aの表面粗さが大きい銅箔14は、電解銅めっきによって、柱状の結晶構造になるように析出させた原箔に対し、細かい粒子を球付けすることによって作製される。従って、厚さ d_4 が厚ければ厚い程、表面粗さは大きくなる。

【0040】図5は、上記作製方法によって作製された銅箔の表面を光学顕微鏡で観察した顕微鏡写真であり、粗化粒子が素地山の頂に形成されており、表面粗さ R_z は5.1 μm である。なお、図5(a)は1600倍であり、図5(b)は3200倍である。また、図6は銅箔の表面構造を示す模式的断面図である。

【0041】

【実施例及び比較例】図2に示した方法により、図7に示した4層構造のBGAを作製した。具体的製造条件を下記に示す。

【0042】

アリアレグ11、12の大きさ:

200mm×300mm×厚さ0.2mm

アリアレグ11、12の材料: BTレジン

配線パターン16を形成するための銅箔13の厚さ: 9 μ m

銅箔13の貼着面13aの表面粗さR_z: 2.5 μ m

ボールパッド17を形成するための銅箔14の厚さ: 12 μ m

銅箔14の貼着面14aの表面粗さR_z: 6.3 μ m

ハンダボール18の径: 0.76mm

銅箔13、14を真空プレスするときの条件

温度: 190℃、2時間

圧力: 25kg/cm²

真空引き: 100torr以下50分

チップ部品搭載面11aに圧着された銅箔13に、導体幅/間隔が100/100 μ m、70/70 μ m、50/50 μ mの3種のパターンニングをテストフィルムを用いて行なった。その結果、50/50 μ mの細かいパターンまで形成することができた。

【0043】ボールパッド17上に溶着されたハンダボール18を図8に示すように、矢印T方向へ引っ張ることによって、ボールパッド17と樹脂基板(アリアレグ)12との密着性を調べた。その結果、平均強度が1.5kgのときにハンダボール18がボールパッド17から剥れた。

*【0044】ボールパッド17と樹脂基板12との密着性が高い場合には、図9(a)に示すようにハンダボール18だけがボールパッド17から剥れる(いわゆるボール切れが生じる)が、前記密着性が低い場合には、図9(b)に示すようにボールパッド17が樹脂基板(アリアレグ)12から剥れてしまった。

【0045】表1に、銅箔13の厚さ、及び貼着面13aの表面粗さ(R_z)を変えて、前記3種のパターンニングを行なった時の結果を示す。

【0046】

*【表1】

	銅箔13		導体幅/間隔 (μ m)		
	厚さ (μ m)	表面粗さR _z (μ m)	100 /100	70 /70	50 /50
実施例1	9.0	2.5	○	○	○
実施例2	12.0	3.2	○	○	○
実施例3	18.0	3.1	○	○	○
比較例1	12.0	6.3	○	○	×
比較例2	18.0	8.0	○	×	×
比較例3	35.0	10.0	○	×	×

*表中○: パターンニングができた場合を示す

表中×: パターンニングができなかった場合を示す

表1から明らかなように、銅箔13の厚さが5~18 μ mの範囲内であり、銅箔13の貼着面13aの表面粗さR_zが2.5~5.0 μ mの範囲内であるとき、50/50 μ mの細かいパターンを形成することができた。

【0047】表2に、銅箔14の厚さ、及び貼着面14a※

※aの表面粗さ(R_z)を変えて、密着性を調べた時の結果を示す。

【0048】

【表2】

	銅箔14		結果内容
	厚さ (μm)	表面粗さ R_z (μm)	
実施例4	12.0	6.3	1.5kgで全てがボール切れ
実施例5	18.0	8.0	1.8kgで全てがボール切れ
実施例6	35.0	10.0	1.9kgで全てがボール切れ
比較例4	9.0	2.5	1.2kgで約半数がボール切れ、残りが基板切れ
比較例5	12.0	3.2	1.3kgで約半数がボール切れ、残りが基板切れ
比較例6	18.0	3.1	1.4kgで約半数がボール切れ、残りが基板切れ

※表中kgは、ハンダボール18を引っ張るときの平均強度を示す

表2から明らかなように、銅箔14の厚さが12～35 μm の範囲内であり、銅箔14の貼着面14aの表面粗さ(R_z)が5.0～10.0 μm の範囲内であるとき、密着性が高い。

【図面の簡単な説明】

【図1】本発明の実施の形態(1)に係るBGAパッケージの製造工程の一部を示す模式的断面図である。

【図2】実施の形態(2)に係るBGAパッケージの製造工程の一部を示す模式的断面図である。

【図3】銅箔の表面を光学顕微鏡で観察した顕微鏡写真である。

【図4】銅箔の表面構造を示す模式的断面図である。

【図5】銅箔の表面を光学顕微鏡で観察した顕微鏡写真である。

【図6】銅箔の表面構造を示す模式的断面図である。 *

*【図7】図2に示した方法により作製したBGAの一例を示した模式的断面図である。

【図8】ボールパッド近傍を拡大して示した模式的断面図である。

【図9】ボールパッド近傍を拡大して示した模式的断面図である。

【図10】従来のキャビティアップタイプのBGAの一例を示した模式的断面図である。

【符号の説明】

1、11、12 アリアレグ

1a、11a チップ部品搭載面

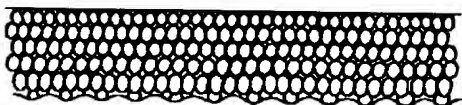
1b、12a マザーボード接合面

4、5、13、14 銅箔

7、16 配線パターン

8、17 ボールパッド

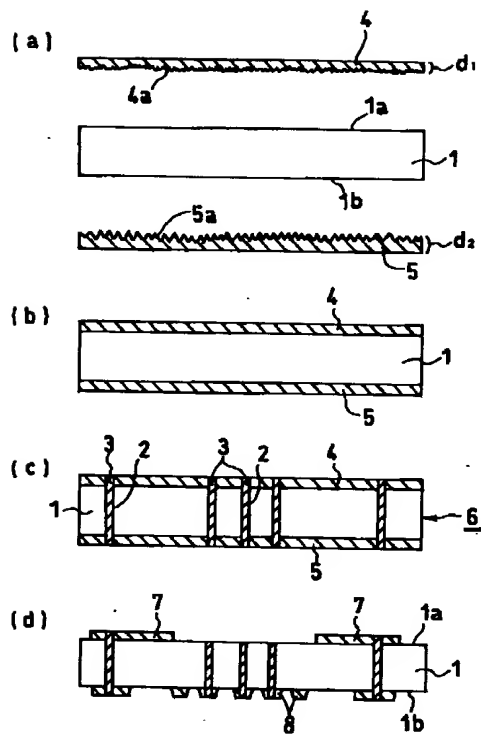
【図04】



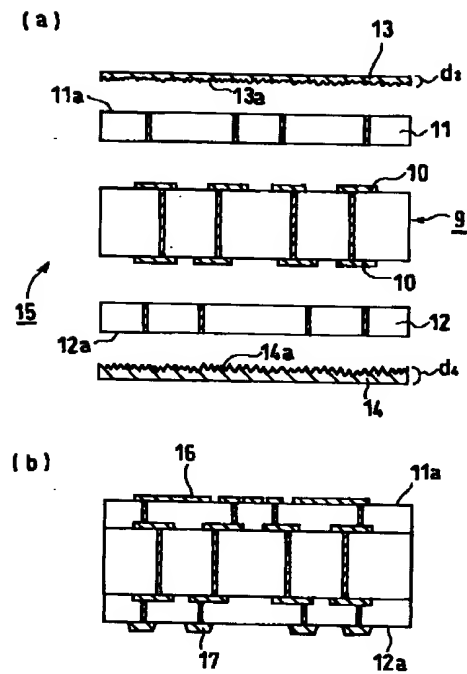
【図06】



【図01】

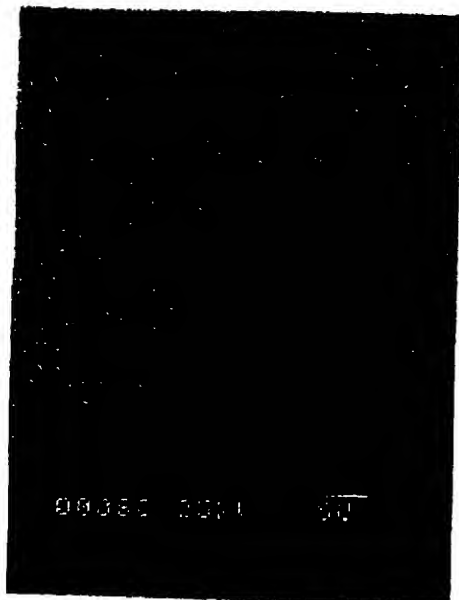


【図02】

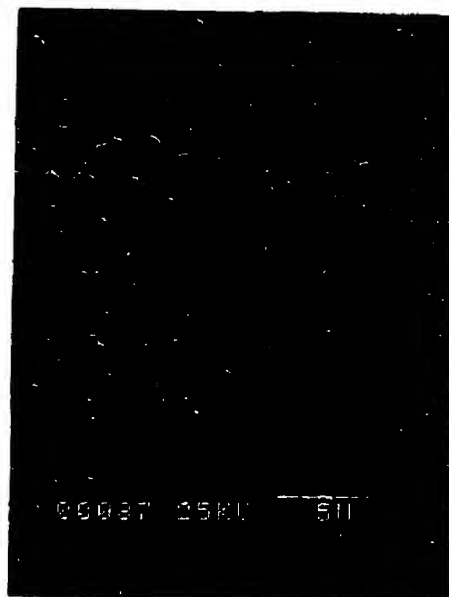


【図03】

(a)

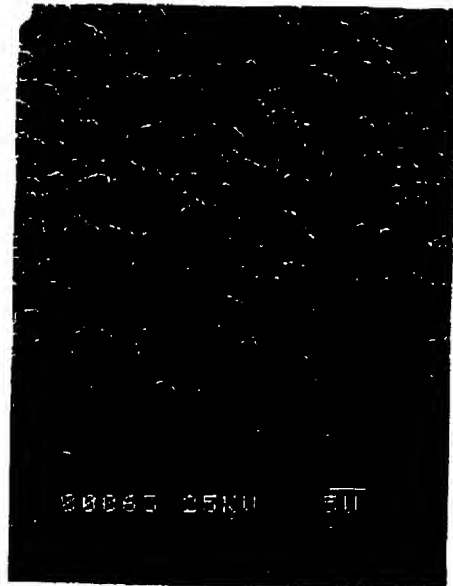


(b)



【図05】

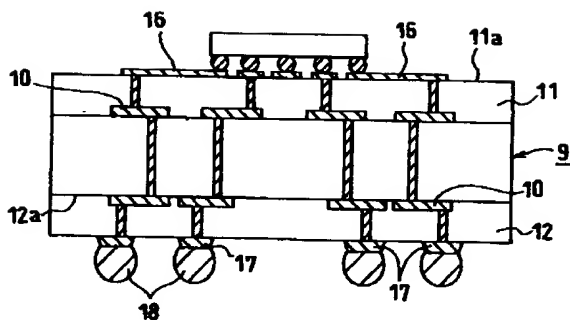
(a)



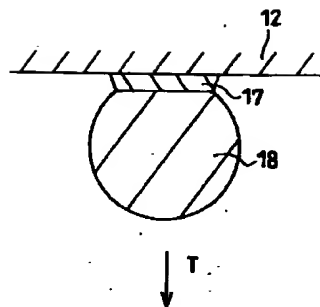
(b)



【図07】

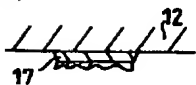


【図08】

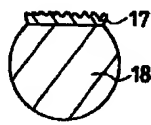


【図09】

(a)



(b)



【図10】

